

(19) JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 09307190 A

(43) Date of publication of application: 28.11.97

(51) Int. Cl
H01S 3/18
H01L 33/00

(21) Application number: 08119893

(71) Applicant: FUJI PHOTO FILM CO LTD

(22) Date of filing: 15.05.96

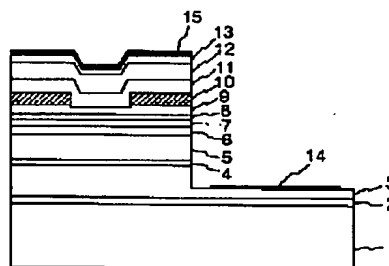
(72) Inventor: FUKUNAGA TOSHIKI

(54) ALUMINUM-INDIUM-GALLIUM-NITROGEN
BASED SEMICONDUCTOR LUMINOUS
ELEMENT AND SEMICONDUCTOR LUMINOUS
DEVICE

(57) Abstract:

PROBLEM TO BE SOLVED: To reduce impedance in an AlInGa_N system semiconductor luminous element.

SOLUTION: In this semiconductor luminous element, these are stacked in this order an n-GaN low temperature buffer layer 2, an n-GaN buffer layer 3, an n-In_{0.1}Ga_{0.9}N buffer layer 4, an n-Al_{x3}Ga_{1-x3}N clad layer 5, an n-GaN optical waveguide layer 6, an In_{x-1}Ga_{1-x3}N/In_{x2}Ga_{1-x2}N distortion multiple quantum well activation layer 7 ($x_1 > x_2$), a p-GaN optical waveguide layer 8, a p-Al_{x3}Ga_{1-x3}N first clad layer 9, an n-Al_{1x}4Ga_{1-x4} current prevention layer 10 having a striped current implantation window ($x_4 > x_3$), a p-Al_{x3}Ga_{1-x3}N second clad layer 11, a p-GaN cap layer 12, and a p-SiC contact layer 13, on a sapphire substrate 1, and a part of the laminated part is removed by etching until the n-GaN buffer layer 3 is exposed. Thereafter, a p-side electrode 15 is formed on the p-SiC contact layer 13, and an n-side electrode 14 is formed on n-GaN buffer layer exposed by etching.



COPYRIGHT: (C)1997,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-307190

(43) 公開日 平成9年(1997)11月28日

(51) IntCl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 S 3/18			H 0 1 S 3/18	
H 0 1 L 33/00			H 0 1 L 33/00	C

審査請求 未請求 請求項の数9 O L (全 6 頁)

(21) 出願番号 特願平8-119893

(22) 出願日 平成8年(1996)5月15日

(71) 出願人 000005201

富士写真フイルム株式会社
神奈川県南足柄市中沼210番地

(72) 発明者 福永 敏明

神奈川県足柄上郡開成町宮台798番地 富士写真フイルム株式会社内

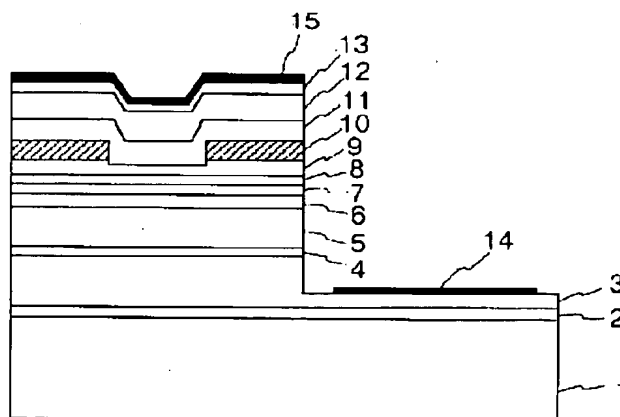
(74) 代理人 弁理士 柳田 征史 (外1名)

(54) 【発明の名称】 AlInGaN系半導体発光素子および半導体発光装置

(57) 【要約】

【課題】 AlInGaN 系半導体発光素子においてインピーダンスを低減する。

【解決手段】 サファイア基板 1 上に n-GaN 低温バッファ層 2、n-GaN バッファ層 3、n-In_{0.1}Ga_{0.9}N バッファ層 4、n-Al_{x3}Ga_{1-x3}N クラッド層 5、n-GaN 光導波層 6、In_{x1}Ga_{1-x3}N/In_{x2}Ga_{1-x2}N 歪み多重量子井戸活性層 7 (x₁>x₂)、p-GaN 光導波層 8、p-Al_{x3}Ga_{1-x3}N 第一クラッド層 9、ストライプ状の電流注入窓を有する n-Al_{x4}Ga_{1-x4}N 電流阻止層 10 (x₄>x₃)、p-Al_{x3}Ga_{1-x3}N 第二クラッド層 11、p-GaN キャップ層 12、p-SiC コンタクト層 13 をこの順に積層し、積層部の一部を n-GaN バッファ層 3 が露出するまでエッチングして除去する。その後、p-SiC コンタクト層 13 上に p 側電極 15、エッチングにより露出した n-GaN バッファ層上に n 側電極 14 を形成する。



【特許請求の範囲】

【請求項1】 基板上に、少なくとも第一導電型クラッド層、活性層、第二導電型第一クラッド層がこの順に積層して成るAlInGaN系半導体発光素子において、前記第二導電型第一クラッド層上にストライプ状の電流注入窓を有する第一導電型電流阻止層が積層され、さらに該電流阻止層上に前記電流注入窓を覆うようにして第二導電型第二クラッド層および第二導電型コンタクト層がこの順に積層された内部電流狭窄機構が形成され、積層方向に平行な対向する二端面に共振器面が形成された構造であり、前記第二導電型コンタクト層上および前記基板側に電極がそれぞれ形成されていることを特徴とするAlInGaN系半導体発光素子。

【請求項2】 前記第一導電型および第二導電型がそれぞれn型およびp型であり、前記第二導電型コンタクト層がp-SiC半導体層であることを特徴とする請求項1記載のAlInGaN系半導体発光素子。

【請求項3】 前記第一導電型および第二導電型がそれぞれp型およびn型であり、前記基板がp-SiC半導体であることを特徴とする請求項1記載のAlInGaN系半導体発光素子。

【請求項4】 前記第二導電型第一および第二クラッド層と、前記第一導電型電流阻止層との接合面内に、屈折率段差を設けたことを特徴とする請求項1から3いずれか記載のAlInGaN系半導体発光素子。

【請求項5】 前記ストライプ状の電流注入窓が、前記共振器の一端面から他端面へ亘ってテーパ状に形成されていることを特徴とする請求項1から4いずれか記載のAlInGaN系半導体発光素子。

【請求項6】 前記共振器の前記二端面に所定の反射率コートが施された請求項5記載のAlInGaN系半導体発光素子を備えたことを特徴とする半導体発光装置。

【請求項7】 前記二端面のうち、前記一端面に施された所定の反射率コートが90%以上の高反射コートであり、前記他端面に施された所定の反射率コートが1%以下の低反射コートであることを特徴とする請求項6記載の半導体発光装置。

【請求項8】 前記二端面に施された所定の反射率コートが無反射コートであり、前記半導体発光素子に入射される第二高調波を発生する第二高調波発生部が、前記半導体発光素子の前記一端面に配置され、前記半導体発光素子が、前記第二高調波発生部から入射された第二高調波を増幅して出射することを特徴とする請求項6記載の半導体発光装置。

【請求項9】 前記二端面のうち、前記一端面に施された所定の反射率コートが無反射コートであり、前記他端面に施された所定の反射率コートが反射率1%以下の低反射コートであり、入射された光の波長を選択して反射する波長選択部が、

前記半導体発光素子の前記無反射コートが施された前記一端面に配置され、前記波長選択部が前記半導体発光素子の前記一端面から出射された光の波長選択を行い、該選択した光を前記一端面へ戻し、これにより単一モードのレーザを出射することを特徴とする請求項6記載の半導体発光装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体発光素子に関し、特に詳しくは、発光ダイオード(LED)および半導体レーザ等を含むAlInGaN系半導体発光素子の構造および該AlInGaN系半導体発光素子を用いた半導体発光装置に関するものである。

【0002】

【従来の技術】従来の半導体レーザで実用化されているものの微少スポットが得られる最短波長は630nm帯であるが、光ディスクメモリの高密度化や感光材料を用いた印刷分野では500nm以下の波長帯のガウス型の高品質ビームを有する単一モードレーザが期待されている。

【0003】従来の500nm以下の波長帯のレーザとして、Jpn. J. Appl. Phys. Vol.35 Pt.2, No.1B(1996)p.L74-L76に示されるように、有機金属気相成長によりサファイア基板上に、低温成長GaNバッファ層、通常の成長温度でn-GaNバッファ層、 $\text{In}_{0.1}\text{Ga}_{0.9}\text{N}$ 層、n- $\text{Al}_{0.15}\text{Ga}_{0.85}\text{N}$ クラッド層、n-GaN光導波層、 $\text{In}_{0.05}\text{Ga}_{0.95}\text{N}/\text{In}_{0.2}\text{Ga}_{0.8}\text{N}$ 歪み多重量子井戸活性層、p- $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ 層、p-GaN光導波層、p- $\text{Al}_{0.15}\text{Ga}_{0.85}\text{N}$ クラッド層、p-GaNコンタクト層を積層し、ドライエッチングによりn-GaNバッファ層の途中までエッチングし、共振器ミラーとなる端面とn側電極を形成するための領域を形成し、引き続きn側及びp側電極を形成することにより、410nm帯のマルチモード発振する半導体レーザが実現されている。

【0004】上記のAlInGaN系半導体レーザでは、p-GaNコンタクト層と電極との接触抵抗およびp-GaNコンタクト層自体の抵抗率が非常に高いため、パルス駆動時の動作電圧が数十ボルトと高くなり、発振時に素子に投入される電力が通常の素子より10倍程度大きくなるため、素子の発熱や、変調時の歪みが大きくなるという欠点がある。そこで、素子のインピーダンスの低減が課題とされている。

【0005】また、上記AlInGaN系半導体レーザにおいて、単一モードレーザの実現のためには、横モード安定化のための作りつけの光導波路のストライプ幅を狭くすることが必要となる。

【0006】

【発明が解決しようとする課題】しかしながら、上記AlInGaN系半導体レーザにおいて、狭ストライプを設ける場合、p-GaNコンタクト層と電極と接触面積が狭められ、さらにインピーダンスを増加させることとなる。

【0007】本発明は上記事情を鑑みてなされたものであり、インピーダンスを低減したAlInGa_N系半導体発光素子を提供することおよび該AlInGa_N系半導体発光素子を用いた半導体発光装置を提供することを目的とするものである。

【0008】

【課題を解決するための手段】本発明のAlInGa_N半導体発光素子は、基板上に、少なくとも第一導電型クラッド層、活性層、第二導電型第一クラッド層がこの順に積層して成るAlInGa_N系半導体発光素子において、前記第二導電型第一クラッド層上にストライプ状の電流注入窓を有する第一導電型電流阻止層が積層され、さらに該電流阻止層上に前記電流注入窓を覆うようにして第二導電型第二クラッド層および第二導電型コンタクト層がこの順に積層された内部電流狭窄機構が形成され、積層方向に平行な対向する二端面に共振器面が形成された構造であり、前記第二導電型コンタクト層上および前記基板側に電極がそれぞれ形成されていることを特徴とするものである。

【0009】上述において基板側に電極が形成されているとは、基板の半導体積層面でない面または基板上に積層されたバッファ層上等に電極が形成されていることを意味する。また、前記第一導電型および第二導電型とは伝導機構が異なるものであることを意味し、例えば第一導電型がn型伝導である場合には第二導電型はp型伝導であり、第一導電型がp型であれば第二導電型はn型である。

【0010】前記第一導電型および第二導電型がそれぞれn型およびp型である場合には、前記第二導電型コンタクト層がp-SiC半導体層であることが望ましく、前記第一導電型および第二導電型がそれぞれp型およびn型である場合には、前記基板がp-SiC半導体であることが望ましい。

【0011】前記第二導電型および第二導電型クラッド層と、前記第一導電型電流阻止層との接合面内に屈折率段差を設けることにより、屈折率導波型とすることが望ましい。屈折率段差は、例えば前記第一導電型電流阻止層の厚みや組成等を変化させることにより調整することができる。

【0012】すなわち、本発明のAlInGa_N系半導体発光素子は、内部に電流狭窄層を設けた内部ストライプ構造として、コンタクト層と電極との接触面積を増大させて接触抵抗を低減したものであり、さらに電極との接触抵抗が低い材料をコンタクト層あるいは基板として用い素子のインピーダンスを低減したものである。

【0013】さらに、前記ストライプ状の電流注入窓を前記共振器の一端面から他端面へ亘ってテーパ状に形成してもよい。

【0014】本発明の半導体発光装置は、前記二端面に所定の反射率コートを施されたテーパ状の電流注入窓を

有するAlInGa_N系半導体発光素子を備えたことを特徴とするものである。

【0015】前記共振器の前記二端面のうち、前記一端面に施される所定の反射率コートを反射率90%以上の高反射コートとし、前記他端面に施される所定の反射率コートを反射率1%以下の低反射コートとして、単一モードレーザあるいはスーパーミネッセンスダイオード等を構成することができる。

【0016】また、前記二端面に施される所定の反射率コートを無反射コートとし、前記半導体発光素子に入射される第二高調波を発生する第二高調波発生部をさらに備え、前記半導体発光素子が、前記第二高調波発生部から入射された第二高調波を増幅して出射するものとしてもよい。

【0017】さらに、前記共振器の前記二端面のうち、前記一端面に施される所定の反射率コートを無反射コートとし、前記他端面に施された所定の反射率コートを反射率1%以下の低反射コートとし、入射された光の波長を選択して反射する波長選択部が、前記半導体発光素子の前記無反射コートが施された前記一端面側に配置され、該波長選択部が前記半導体発光素子の前記一端面から出射された光の波長選択を行い、該選択した光を前記一端面へ戻し、これにより単一モードのレーザを出射するものとしてもよい。

【0018】

【発明の効果】本発明のAlInGa_N系半導体発光素子においては、内部に電流注入窓すなわち電流狭窄機構を設けた内部ストライプ構造とすることにより、コンタクト層と電極との接触面積を大きくとることができ、従来の素子構造の場合と比較して、ストライプ幅の狭い電流狭窄機構をとる単一モード半導体レーザにおいてもインピーダンスを低減することができる。このインピーダンスの低減により、高出力レーザ発振時の素子の発熱を抑え安定した発振を行うことができる。

【0019】また、p側電極と素子との接触面となるコンタクト層あるいは基板にp-SiCを用いることによりさらにインピーダンスを低減することができる。

【0020】p-n(n-p)接合面内の屈折率段差を設けることにより、屈折率導波路型レーザとすることができ、これによりガウス型の高品位ビームを実現できる。

【0021】さらに、ストライプを一端面から他端面にむけてテーパ状に形成することにより、高出力レーザにおいて、注入するキャリアの空間的ホールバーニングによる電流・光出力特性にキックを抑制すると共に、出射側を広くしたことにより端面での光密度を低減でき、端面での光学損傷による劣化を防止することができる。

【0022】本発明の半導体発光装置は、共振器面のコートの反射率を制御した上記テーパ状ストライプの半導体発光素子を用いることにより、安定した短波長レーザを発振することができる。

【0023】結果として、これらの半導体発光素子および半導体発光装置を光源として用いた印刷・写真・医療画像などのハードコピー出力システムの高速化・高品位化、あるいは高密度の光メモリの高性能化等を実現することができる。

【0024】

【発明の実施の形態】以下に図面を用いて本発明の半導体発光素子および半導体発光装置の実施の形態を説明する。

【0025】まず、半導体発光素子について説明する。

【0026】図1は本発明の第一実施形態の半導体発光素子断面模式図を示すものである。有機金属気相成長法により、サファイアc面基板1上にn-GaN 低温バッファ層2、n-GaN バッファ層3、n-In_{0.1}Ga_{0.9}N バッファ層4、n-Al_{x3}Ga_{1-x3}N クラッド層5、n-GaN 光導波層6、In_{x1}Ga_{1-x1}N/In_{x2}Ga_{1-x2}N 歪み多重量子井戸活性層7 (x₁>x₂)、p-GaN 光導波層8、p-Al_{x3}Ga_{1-x3}N 第一クラッド層9およびn-Al_{x4}Ga_{1-x4}N 電流阻止層10 (x₄>x₃)を順次成長する。

【0027】この上にレジストを塗布し、通常のリソグラフィ技術を用いて幅2μm程度のストライプ領域のレジストを除去し、残ったレジストをマスクとしてドライエッチングによりn-Al_{x4}Ga_{1-x4}N 電流阻止層10を除去する。

【0028】p-Al_{x3}Ga_{1-x3}N第一クラッド層9、n-Al_{x4}Ga_{1-x4}N電流阻止層10の厚みと組成は、基本横モード発振が達成できる値(厚みは1000~3000Åであり、発振波長により異なる)に設定する。

【0029】さらに、p-Al_{x3}Ga_{1-x3}N 第二クラッド層11、p-GaN キャップ層12、p-SiC コンタクト層13を成長し、フォトリソグラフィとウエットおよびドライエッチングとにより、共振器を形成する領域以外のp-SiC コンタクト層13を除去し、引き続きフォトリソグラフィとドライエッチングにより、n側電極14とのコンタクトをとるために、n-GaN バッファ層3の途中まで除去する。この時にレーザの共振器面を形成する。

【0030】引き続き、通常のリソグラフィと蒸着によりn側電極14とp側電極15を形成する。

【0031】次に、本発明の第二実施形態の半導体発光素子断面模式図を図2に示す。有機金属気相成長法によりp-SiC のc面基板21上に、p-GaN 低温バッファ層22、p-GaN バッファ層23、p-In_{0.1}Ga_{0.9}N バッファ層24、p-Al_{x3}Ga_{1-x3}N クラッド層25、p-GaN 光導波層26、In_{x1}Ga_{1-x1}N/In_{x2}Ga_{1-x2}N 歪み多重量子井戸活性層27 (x₁>x₂)、n-GaN 光導波層28、n-Al_{x3}Ga_{1-x3}N 第一クラッド層29およびp-Al_{x4}Ga_{1-x4}N 電流阻止層30 (x₄>x₃)を順次成長する。

【0032】この上にレジストを塗布し、通常のリソグラフィ技術を用いて幅2μm程度のストライプ領域のレジストを除去し、残ったレジストをマスクとしてドラ

イエッチングによりp-Al_{x4}Ga_{1-x4}N 電流阻止層30を除去する。

【0033】n-Al_{x3}Ga_{1-x3}N 第一クラッド層29、p-Al_{x4}Ga_{1-x4}N 電流阻止層30の厚みと組成は、基本横モード発振が達成できる値(厚みは1000~3000Åであり、発振波長により異なる)に設定する。

【0034】さらに、n-Al_{x3}Ga_{1-x3}N 第二クラッド層31、n-GaN コンタクト層32を成長し、通常のリソグラフィとドライエッチングあるいは劈開によりレーザの共振器面を形成する。引き続き、n側電極33とp側電極34を形成する。

【0035】上記構成ではp型層を先に成長しているが、n側層を先に成長し、p-SiC をコンタクト層として成長してもよい。

【0036】なお、上記第一および第二実施形態では、活性層としてIn_{x1}Ga_{1-x1}N/In_{x2}Ga_{1-x2}N 歪み多重量子井戸活性層を用いているが、Al_yGa_{1-y}N/In_zGa_{1-z}N (0≤y≤1, 0≤z≤1)の単一あるいは多重歪み量子井戸活性層であってもよい。

【0037】上記実施の形態では、レーザのストライプ幅が2μm程度であるので、100mW程度の光出力しかえられない。しかし、上記と同様の構成において光導波路をテーパ状に拡げることにより、光出力を増大させることが可能である。このテーパ状のストライプ構造を有する半導体発光素子を本発明の第三実施形態として以下に図3を参照して説明する。

【0038】図3(a)は半導体発光素子断面模式図であり、図3(b)は半導体発光素子の上面模式図である。有機金属気相成長法により、p-SiC のc面基板41上に、p-GaN 低温バッファ層42、p-GaN バッファ層43、p-In_{0.1}Ga_{0.9}N バッファ層44、p-Al_{x3}Ga_{1-x3}N クラッド層45、p-GaN 光導波層46、In_{x1}Ga_{1-x1}N/In_{x2}Ga_{1-x2}N 歪み多重量子井戸活性層47 (x₁>x₂)、n-GaN 光導波層48、n-Al_{x3}Ga_{1-x3}N 第一クラッド層49およびp-Al_{x4}Ga_{1-x4}N 電流阻止層50 (x₄≥x₃)を順次成長する。

【0039】この上にレジストを塗布し、通常のリソグラフィ技術を用いて一端面で幅3μm程度を最小幅としてテーパ角度6°程度で他端に向かって末広がりに広がるストライプ領域57のレジストを除去し、残ったレジストをマスクとしてドライエッチングによりp-Al_{x4}Ga_{1-x4}N 電流阻止層50を除去する。

【0040】n-Al_{x3}Ga_{1-x3}N 第一クラッド層49、p-Al_{x4}Ga_{1-x4}N 電流阻止層50の厚みと組成は、屈折率導波を達成できない値に設定する。

【0041】さらに、n-Al_{x3}Ga_{1-x3}N 第二クラッド層51、n-GaN コンタクト層52を成長し、通常のリソグラフィとドライエッチングあるいは劈開によりレーザの共振器面を形成する。

【0042】引き続き、n側電極53とp側電極54を形成する。上記構成ではp型層を先に成長しているが、n型

層を先に成長し、p-SiC をコンタクト層として成長してもよい。

【0043】上記第三の実施の形態においては屈折率導波をしない構成について述べたが、屈折率導波をするものとすることもできる。

【0044】さらに、上記第三実施形態の半導体発光素子60の共振器面に種々の端面コートをするにより、ガウスビーム品質の高出力半導体発光装置が実現できる。

【0045】例えば、図3(b)に示すように第三実施形態の半導体発光素子の上記共振器面の一断面に反射率90%以上の高反射コート55を施し、出射側端面に反射率1%以下の低反射コート56を施すことにより、高出力の単一モードの半導体レーザあるいはスーパールミネッセンスダイオード等を構成することができる。

【0046】また、半導体発光装置の具体的な実施の形態を以下に説明する。以下において発光素子とは上述の本発明の第三実施形態の半導体発光素子60のことである。

【0047】図4に発光装置の第一実施形態を示す。両端面に無反射コート61、62が施された発光素子60と、前記発光素子60に入射される第二高調波を発生する第二高調波発生部66とから成る。第二高調波発生部66は第二高調波発生素子63と、該第二高調波発生素子63からの光を発光素子60に入射させるレンズ65とからなる。前記半導体発光素子60が第二高調波発生素子63からレンズ65を経て入射された第二高調波を増幅する光増幅器として作用する。このとき、波長純度及び横モード制御性の優れた波長変換素子を有する第二高調波発生部からの高品位な短波長レーザ光を効率良く増幅させることができる。

【0048】図5に発光装置の第二実施形態を示す。本半導体発光装置は、光の出射側に0.5%程度の低反射コート71が施され、その反対側に無反射コート72が施された発光素子60と、入射された光の波長を選択的に反射する波長選択部76とからなる。波長選択部76は、詳しくは前記発光素子60の無反射コート72側に配置されたグレーティング73と、発光素子60からの光をグレーティング73へ入射させ、またグレーティング73からの波長選択された光を発光素子60に入射させるレンズ74とからなる。前記発光素子60の無反射コート72面からの光はグレーティング73により波長選択され、該波長選択された光を前記発光素子60の無反射コート72面へ戻す。これにより、単一モードの高出力レーザ光を出射させることができる。

【0049】図6に発光装置の第三の実施の形態を示す。本半導体発光装置は、光の出射側に0.5%程度の低反射コート81が施され、その反対側を無反射コート82が施された発光素子60と、入射された光の波長を選択的に

反射する波長選択部86とからなる。波長選択部86は、前記発光素子60の無反射コート82側に配置され発光素子60からの光を反射するミラー83と、ミラー83によって反射された光の波長を選択的に透過するフィルター84と、発光素子84からの光をミラー83へ入射させ、またフィルター84により波長選択された光を発光素子60に入射させるレンズ85とからなる。前記発光素子60の無反射コート82面からの光はミラー83によって反射され、反射された光はフィルター84において波長選択され、該波長選択された光を前記発光素子60の無反射コート82面へ戻す。これにより単一モードの高出力半導体レーザ光を出射させることができる。

【0050】なお、本発明の半導体発光素子および半導体発光装置は、高速な情報・画像処理及び通信、計測、医療、印刷の分野等における光源として応用可能である。

【図面の簡単な説明】

【図1】本発明の第一の実施の形態に係る半導体発光素子の断面模式図

【図2】本発明の第二の実施の形態に係る半導体発光素子の断面模式図

【図3】本発明の第三の実施の形態に係る半導体発光素子の断面図(a)および上面図(b)

【図4】本発明の半導体発光素子をSHG光の光増幅器として用いた場合の概略構成図

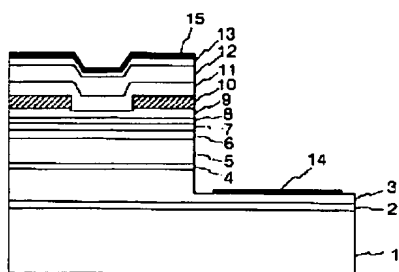
【図5】本発明の半導体発光素子を用いて単一モードの高出力半導体レーザを形成した概略構成図

【図6】本発明の半導体発光素子とミラーを組み合わせる単一モードの高出力半導体レーザを形成した概略構成図

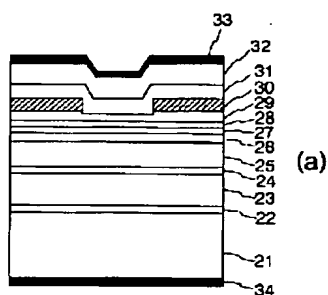
【符号の説明】

- 1 サファイアc面基板
- 2 n-GaN 低温バッファ層
- 3 n-GaN バッファ層
- 4 n-In_{0.1}Ga_{0.9}N バッファ層
- 5 n-Al_{x3}Ga_{1-x3}N クラッド層
- 6 n-GaN光導波層
- 7 In_{x1}Ga_{1-x1}N/In_{x2}Ga_{1-x2}N 歪み多重量子井戸活性層 (x1>x2)
- 8 p-GaN 光導波層
- 9 p-Al_{x3}Ga_{1-x3}N 第一クラッド層
- 10 n-Al_{x4}Ga_{1-x4}N 電流狭窄層 (x4>x3)
- 11 p-Al_{x3}Ga_{1-x3}N 第二クラッド層
- 12 p-GaN キャップ層
- 13 p-SiC コンタクト層
- 14 n側電極
- 15 p側電極

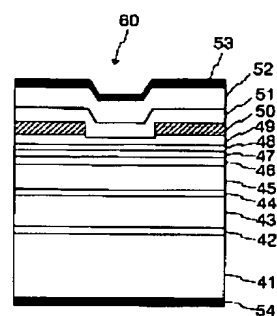
【図1】



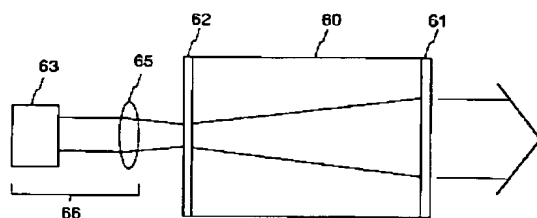
【図2】



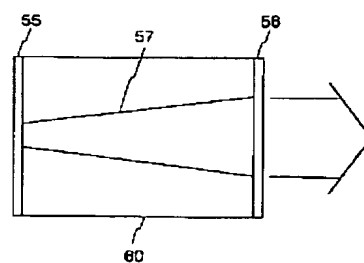
【図3】



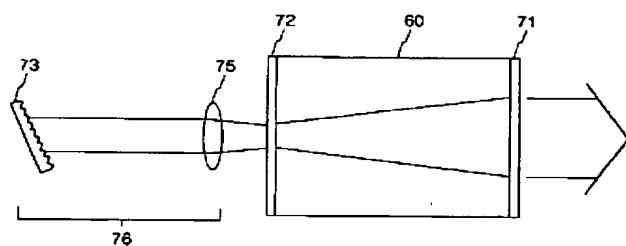
【図4】



(b)



【図5】



【図6】

